МОДЕЛЮВАННЯ ТА ОПТИМIЗАЦIЯ СТРУКТУРИ ПОТУЖНОГО IНТЕҐРАЛЬНОГО IМПУЛЬСНОГО ТРАНЗИСТОРА

Л. М. Смеркло
Львiвський науково–дослiдний радiотехнiчний iнститут,
вiддiлення мiкроелектронiки
вул. Наукова, 7, Львiв, 290060, Україна
(Отримано 10 квiтня 1997 р.; в остаточному виглядi — 24 лютого 1998 р.)

Запропоновано модель, що описує режим переходу до омiчного квазiнасичення в колекторi потужних iнтеґральних бiполярних транзисторiв, особливiстю яких є нерiвномiрнiсть розподiленого опору области колектора. Проведена оптимiзацiя топологiї потужних iнтеґральних iмпульсних транзисторiв, якi працюють в режимi великих шпаруватостей коротких iмпульсiв при незначному тепловидiленнi. Оптимiзацiя дає змогу провести вибiр конструкцiї i визначити геометричнi розмiри iнтеґральної транзисторної структури, яка характеризується мiнiмальними значеннями вихiдної ємности та опору колектора.

Ключовi слова: потужний iнтеґральний бiполярний транзистор, оптимiзацiя, топологiя, конструкцiя.

PACS number(s): 85.30.De; 07.50.–e

Бiполярнi транзистори є основними ключовими елементами потужних iмпульсних пристроїв наносекундного дiяпазону. Некритичне тепловидiлення, пов'язане з характерним для потужних iмпульсних транзисторiв режимом роботи з короткими iмпульсами великої шпаруватости, робить можливим сполучення в iмпульсних транзисторах високих рiвнiв робочих напруг, великих допустимих струмiв, мiнiмального часу перемикання [1]. Пiдвищення комутованої транзистором потужности вимагає збiльшення площi активних областей структури. Розв'язок цiєї задачi забезпечується застосуванням зустрiчноштирової транзисторної структури, яка дає змогу максимально використовувати площу емiтерного переходу i оптимiзацiєю параметрiв високоомного колекторного шару.

На вiдмiну вiд дискретних приладiв, конструкцiю iнтеґральних транзисторiв визначає не лише геометрiя емiтер–базового переходу, але й спосiб виводу на поверхню кристала колекторного електрода. "Схований" i вертикальнi шари, якi застосовуються в iнтеґральних транзисторах, дають змогу значно зменшити опiр колекторної области. Однак для транзисторiв великої потужности, якi характеризуються значними величинами площ, задача зменшення колекторного опору вимагає застосування великої кiлькости контактiв до колектора, що ще збiльшує площу транзистора. Унаслiдок безпосередньої залежности величин бар'єрних ємностей транзистора вiд його площi, задача визначення оптимальної топологiї потужного iнтеґрального iмпульсного транзистора стає першочерговою.

Метою розглянутої в нашiй роботi методики оптимiзацiї є вибiр конструкцiї i визначення геометричних розмiрiв iнтеґральної транзисторної структури, яка характеризується мiнiмальними значеннями вихiдної ємности та опору немодульованого тiла колектора.

Вихiдними умовами оптимiзацiї є:

- некритичнi за час дiї iмпульсу тепловидiлення i електромiґрацiя;
- мiнiмально можлива ширина емiтерних областей, яка забезпечує незначне витиснення струму до периферiї емiтера;
- постiйнiсть для транзисторiв, що розглядаються, конструктивних щiлин та електрофiзичних параметрiв структури;
- домiнуючий вплив на перехiднi процеси вихiдних ємностей транзистора.

Характерною особливiстю високовольтних бiполярних транзисторiв є викликане спадом напруги на високоомному колекторному шарi обмеження густини струму.

Критична густина струму в колекторi, при якiй транзистор переходить у режим омiчного квазiнасичення, згiдно з [2], визначається як

$$J_{\text{к}} = \frac{U_{\text{ск}}}{\rho_{\text{к}} W_n},$$

де $U_{\text{ск}}$ — величина спаду напруги на колекторi транзистора; $\rho_{\text{к}}$ i W_n — вiдповiдно питомий опiр i товщина високоомного колекторного шару.

У нашiй роботi дослiджуємо режим переходу до омiчного квазiнасичення в колекторi потужних iнтеґральних бiполярних транзисторiв.

Розглянемо перерiз найпростiшої зустрiчноштирової структури iнтеґрального транзистора (рис. 1а). В епiтаксiяльному (n^-) шарi сформованi контакт (n^+) до колектора i базова (p^-) область, у якiй знаходиться ряд емiтерних (n^+) областей. Пiд епiтаксiяльним шаром у пiдкладцi (p^-) є "схований" (n^+) шар.

Металізація до емітерних областей і бази транзистора — зустрічноштирова.

Густина струму в структурі, яку розглядаємо, є функцією координати як по осі X, так і по осі Z. Остання обставина викликана спадом напруги на зустрічноштировій структурі.

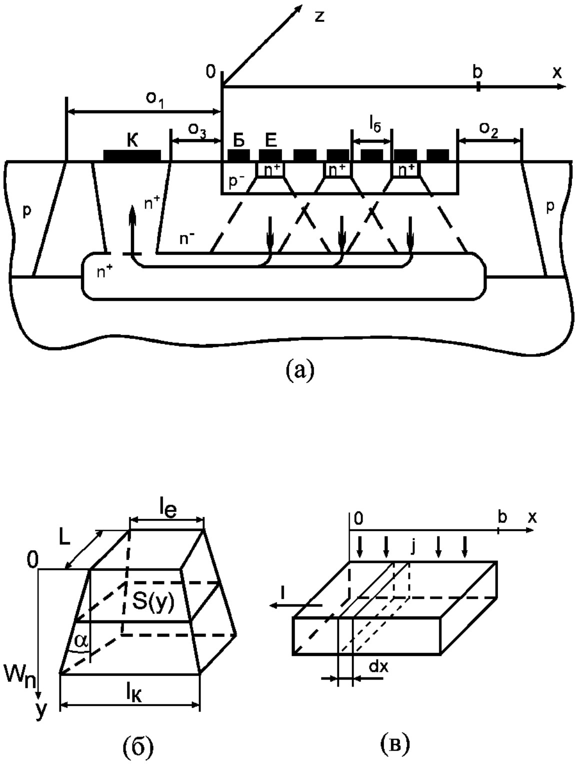


Рис. 1. Переріз структури потужного інтеґрального транзистора (а) і геометричні еквіваленти розподіленого струму колектора (б, в).

У літературі зроблено аналіз розподілу струму вздовж довжини емітерної области дискретних транзисторів [3,4]. Густина струму через емітерний $p-n$–перехід є функцією прикладеної до нього напруги прямого зміщення:

$$J_{\text{e}}(z) = J_{\text{oe}} \exp\left(\frac{U_0(z)}{m\varphi_{\text{т}}}\right), \tag{1}$$

де J_{oe} — струм насичення $p-n$–переходу; $U_o(z)$ — величина напруги прямого зміщення; m — коефіцієнт неідеальности; $\varphi_{\text{т}}$ — температурний потенціял.

Пряме зміщення $p-n$–переходу менше від прикладеної до електродів транзистора напруги $U_{\text{еб}}$ на величину спаду напруги на металізації $U_{\text{м}}(z)$ і спаду напруги на омічному опорі $R_{\text{ом}}$ областей емітера і бази $U_{\text{ом}}(z)$. Струм, що протікає вздовж доріжки емітерної металізації, пов'язаний з густиною емітерного струму рівнянням

$$\frac{dI_{\text{e}}(z)}{dz} = -l_{\text{e}} J_{\text{e}}(z). \tag{2}$$

В активному режимі роботи транзистора доріжку базової металізації можна вважати еквіпотенціяльною. Тоді

$$\frac{dU_{\text{м}}(z)}{dz} = \frac{R_{\text{м}} I_{\text{e}}(z)}{L}, \tag{3}$$

де $R_{\text{м}} = R_{\text{sм}} L / l_{\text{e}}$ — повний опір доріжки металізації; $R_{\text{sм}}$ — поверхневий опір шару металізації; L і l_{e} — відповідно довжина і ширина смужки емітерної металізації.

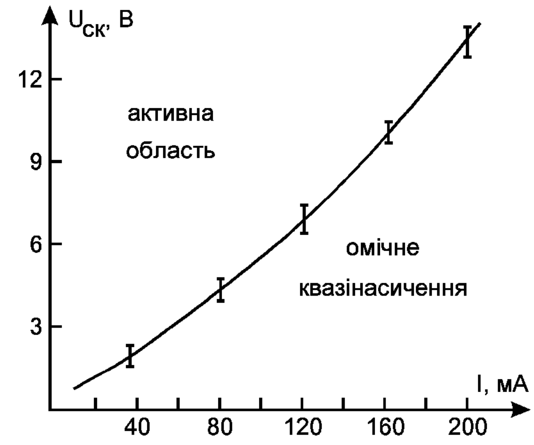


Рис. 2. Функція $U_{\text{ск}} = f(I)$, яка визначає перехід транзистора до омічного квазінасичення. (–) розрахункова залежність; (I) експериментальні значення.

При відомому струмі I_0, який втікає в доріжку, крайові умови для рівнянь (2) і (3) мають вид

$$I_{\text{e}}(0) = I_0, \; I_{\text{e}}(L) = 0. \tag{4}$$

Диференціюючи (2) за z і беручи значення похідної $dJ_e(z)/dz$ з (1), а похідної $dU_{\text{м}}(z)/dz$ із (3), отримуєм рівняння відносно $I_e(z)$

$$\frac{d^2 I_{\text{e}}(z)}{dz^2}\left(\frac{m\varphi_{\text{т}}}{R_{\text{ом}} L} - \frac{dI_{\text{e}}(z)}{dz}\right) = -I_{\text{e}}(z)\frac{dI_{\text{e}}(z)}{dz}\frac{R_{\text{м}}}{R_{\text{ом}} L^2}. \tag{5}$$

Для високовольтних транзисторних структур, які працюють у лінійному режимі при низьких колекторних напругах (режим ненасиченого перемикача) характерний незначний спад напруги на омічному опорі емітерної і базової областей. Ця обставина пояснюється, з одного боку, обмеженням робочих струмів величиною густини критичного струму колектора, а з іншого — великою довжиною периметра емітера багатоемітерних структур з мінімальною шириною емітерних областей. Оскільки в транзисторі з великим периметром емітера величиною омічного опору можна знехтувати ($m\varphi_{\text{т}} \gg R_{\text{ом}} I_0$), то вираз для густини струму вздовж емітерної смужки при наближенні $R_{\text{ом}} = 0$ і крайових умовах (4) визначається як

$$J_{\text{е}}(z) = \frac{2m\varphi_{\text{т}} c^2}{R_{\text{м}} S_{\text{е}} \cos^2(c(1 - z/L))}, \tag{6}$$

де $S_{\text{е}} = Ll_{\text{е}}$ — площа емітерної смужки; c — константа, яка визначається з трансцендентного рівняння [4]

$$c \ \text{tg} c = \frac{R_{\text{м}} I_0}{2m\varphi_{\text{т}}}. \tag{7}$$

Очевидно, що максимальну густину струму в колекторі спостерігаємо на початку довжини емітерної доріжки

$$J_{\max} = J_{\text{е}}(0) = \frac{2m\varphi_{\text{т}} c^2}{R_{\text{м}} S_{\text{е}} \cos^2 c}. \tag{8}$$

Розглянемо розподіл густини струму в тілі колектора. У роботі [5] отримані у двовимірному наближенні формули для послідовного опору колектора в потужних дискретних багатоемітерних транзисторах. Для одношарового колектора з вертикальною структурою

$$r_{\text{к}} = r_{\text{к}0} \left(\frac{l_{\text{е}}}{l_{\text{е}} + l_{\text{б}}} + \frac{0.95}{\pi^2} \cdot \frac{l_{\text{е}} + l_{\text{б}}}{W_n} \right), \tag{9}$$

де $r_{\text{к}0} = \rho_n W_n / (n l_{\text{е}} L)$ — опір колекторного шару в одновимірному наближенні; ρ_n і W_n — відповідно питомий опір і товщина невиснаженої частини високоомного шару колектора.

Інтеґральні транзистори, на відміну від дискретних, характеризуються значною величиною горизонтальної складової опору тіла колектора, яка визначається опором "схованого" шару. Для розрахунку розподіленого опору "схованого" шару введемо у двовимірному наближенні геометричний еквівалент величини опору високоомного шару колектора.

Уявимо переріз активної частини високоомного шару колектора у вигляді суми геометричних фігур–еквівалентів, опір яких тотожний опорові, отриманому з виразу (9). Для простоти розрахунку запропонуємо трапецоїдну форму еквівалента (рис. 1б), переріз якої в площині OXZ — прямокутник площею

$$S(y) = (l_{\text{е}} + 2y \ \text{tg}\alpha)L,$$

де $\text{tg}\alpha = (l_{\text{к}} - l_{\text{е}})/(2W_n)$; $l_{\text{к}}$ — основа трапеції. Тоді величина опору еквівалента при умові постійности густини струму в межах перерізу $S(y)$

$$r_{\text{екв}} = \rho_n \int_0^{W_n} \frac{dy}{S(y)},$$

або

$$r_{\text{екв}} = \frac{\rho_n}{L} \int_0^{W_n} \frac{dy}{l_{\text{е}} + \frac{l_{\text{к}} - l_{\text{е}}}{W_n} y}.$$

Після відповідних перетворень та інтеґрування отримуємо

$$r_{\text{екв}} = \frac{\rho_n W_n}{L(l_{\text{к}} - l_{\text{е}})} \ln \ \frac{l_{\text{к}}}{l_{\text{е}}}.$$

Прирівнюючи значенння опору, отриманого з виразу (9), до величини опору паралельно з'єднаних n еквівалентів, де n — кількість емітерних областей транзистора, отримуємо трансцендентне рівняння відносно $l_{\text{к}}$

$$\frac{1}{l_{\text{к}} - l_{\text{е}}} \ln \ \frac{l_{\text{к}}}{l_{\text{е}}} = \frac{1}{l_{\text{е}} + l_{\text{б}}} + \frac{0.95}{\pi^2} \cdot \frac{l_{\text{е}} + l_{\text{б}}}{W_n l_{\text{е}}}.$$

Для типових значень $l_{\text{е}} \approx l_{\text{б}} \approx W_n$ розв'язок останнього рівняння відповідає виразові $l_{\text{к}} \geq l_{\text{е}} + l_{\text{б}}$. Значить, для структури транзистора, яку розглядаємо, у площині умовного переходу високоомного шару колектора в область сильнолеґованого "схованого" шару фігури, еквіваленти незначно перекриваються один з одним, і, як наслідок останнього, густина струму, який втікає з боку високоомного колектора під областю бази в "схований" шар у площині OXY, постійна.

Ураховуючи, що ґрадієнт густини струму вздовж емітерної области незначний, а довжина останньої значно більша від товщини високоомного шару колектора, розтікання струму в колекторі в площині OXZ не розглядаємо.

Тоді спад напруги на області "схованого" шару можна зобразити як

$$U_{\text{сш}} = U_{\text{сш}1} + U_{\text{сш}2}, \tag{10}$$

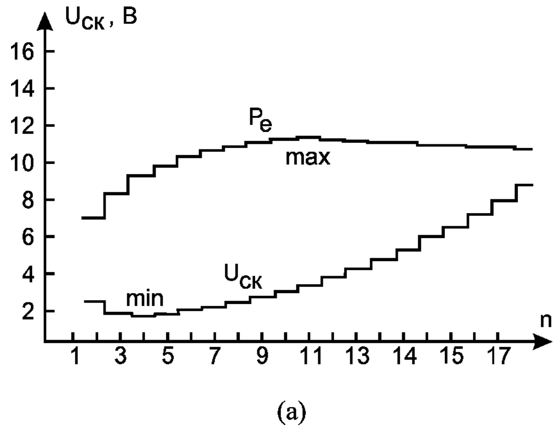
де

$$U_{\text{сш}1} = I R_{s\text{сш}} o_3 / L \tag{11}$$

— спад напруги на периферійній частині "схованого" шару, тобто частини, де густина струму, який втікає в "схований" шар з боку високоомного колектора, дорівнює нулеві;

$$U_{\text{сш}2} = \int_0^b I(x)dR$$

— спад напруги на області "схованого" шару при постійній густині струму, який втікає в нього з боку високоомного колектора.



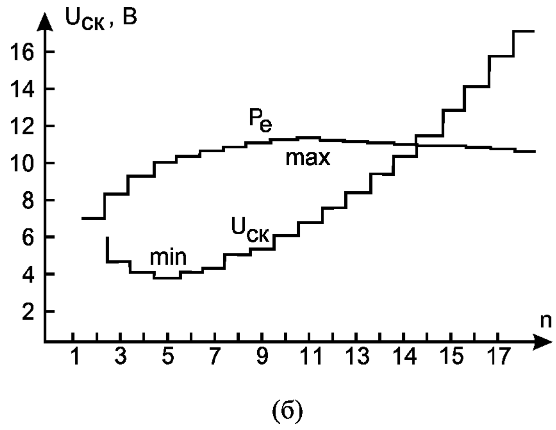


Рис. 3. Залежності величини напруги $U_{\text{ск}}$ і периметра емітера $P_{\text{е}}$ від кількости емітерних областей для $Y' = 2 \cdot 10^5$ мкм^2 та струму колектора $I = 50$ мА (а), $I = 100$ мА (б).

Визначаючи величину струму в перерізі області "схованого" шару з координатою x (рис. 1в) як

$$I(x) = JL(b - x),$$

а величину опору елементарної ділянки "схованого" шару як

$$dR = R_{s\text{сш}} \frac{dx}{L},$$

отримуємо

$$U_{\text{сш}2} = JR_{s\text{сш}} \int_0^b (b - x)dx.$$

Інтеґруючи, визначаємо

$$U_{\text{сш}2} = JR_{s\text{сш}} \frac{b^2}{2}.$$

Підставляючи у вираз (11) значення струму $I = JbL$, а у вираз (10) суму отриманих напруг, знаходимо спад напруги на "схованому" шарі

$$U_{\text{сш}} = JR_{s\text{сш}} b \left(\frac{b}{2} + o_{\text{з}} \right),$$

визначаємо величину максимального спаду напруги в тілі колектора розглянутого інтеґрального транзистора як суму спаду напруги на високоомному шарі та області "схованого" шару

$$U_{\text{ск}} = U_{en} + U_{\text{сш}}.$$

Оскільки величина опору вертикальної області n^+ під контактом до колектора незначна, спадом напруги на ній можна знехтувати.

Виражаючи спад напруги на високоомному шарі колектора як

$$U_{en} = J\rho_n W_n \kappa,$$

де

$$\kappa = \frac{l_{\text{е}}}{l_{\text{е}} + l_{\text{б}}} + \frac{0.95}{\pi^2} \cdot \frac{l_{\text{е}} + l_{\text{б}}}{W_n}, \qquad \kappa < 1,$$

знаходимо

$$U_{\text{ск}} = J \left(\rho_n W_n \kappa + R_{s\text{сш}} b \left(\frac{b}{2} + o_{\text{з}} \right) \right).$$

Отриманий вираз визначає величину спаду напруги в області колектора інтеґрального транзистора в максимально віддаленій по осі x точці транзистора (максимально віддаленій від контакту колектора до емітерної смужки). А оскільки густина струму є функцією координати z ($J = J(z)$), яка визначається виразами (6, 7), то для $J = J_{\max}$

$$U_{\text{ск}} = \frac{2m\varphi_{\text{т}} c^2}{R_{\text{м}} S_{\text{е}} \cos^2 c} \left(\rho_n W_n \kappa + R_{s\text{сш}} b \left(\frac{b}{2} + o_{\text{з}} \right) \right). \quad (12)$$

З метою експериментальної перевірки проведеного розрахунку режиму переходу до критичної густини струму колектора був виготовлений інтеґральний $n-p-n$ транзистор зустрічноштирової структури (рис. 1а).

Кількість емітерних областей n=4, ширина емітерів і шини металізації до них $l_е$ =10 мкм. Довжина кожної емітерної области L = 240 мкм, крок транзисторної структури $l_е + l_б$ = 24 мкм. Розмір базової области $a \times b = 260 \times 100$ (мкм^2); прозір між контактом колектора і базою o_3 = 20 мкм. Товщина епітаксіяльного шару — 15 мкм або з урахуванням глибини бази і розмитости “схованого” шару W_n = 10 мкм, питомий опір $\rho_n \approx 4$ Ом·см. Поверхневий опір металізації $R_{sм}$ = 0.03 Ом/кв, “схованого” шару $R_{sсш}$ = 30 Ом/кв. Коефіцієнт неідеальности емітерного переходу m = 1.5. Електрофізичні параметри шарів визначали чотиризондовим методом.

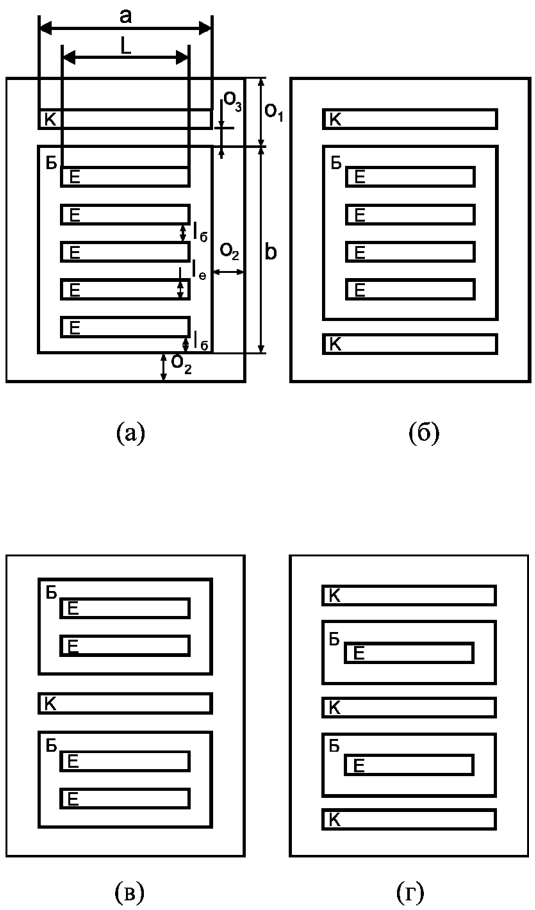


Рис. 4. Конструкції інтеґральних транзисторів: К — контакт до колектора; Б — базові області; Е — емітерні області.

Спад напруги на колекторі транзистора в точці переходу з квазінасиченого стану в активний при різних струмах емітера визначали імпульсним методом [6].

Отримана добра відповідність (рис. 2) експериментальних значень і розрахункової залежности $U_{ск} = f(I)$. Розкид експериментальних значень $U_{ск}$ викликаний відсутністю різкого переходу при перемиканні транзистора з квазінасиченого стану в активний. Останнє підтверджує факт розподіленого характеру опору колектора інтеґрального транзистора і нерівномірність величини спаду напруги на ньому.

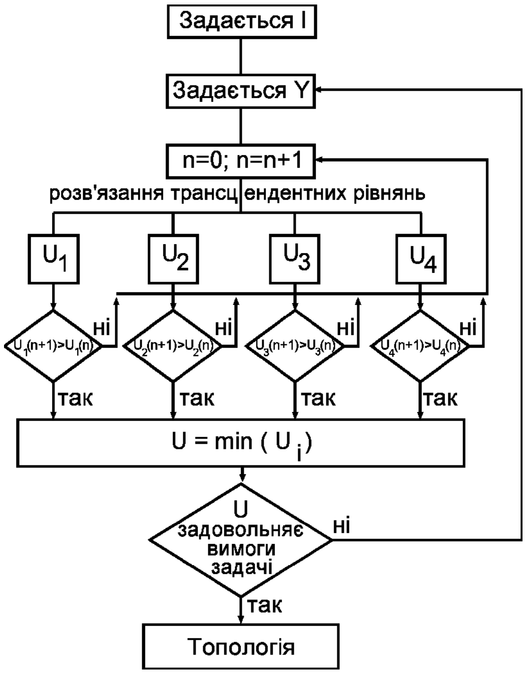


Рис. 5. Блок–схема розрахунку оптимальної топології інтеґрального транзистора.

Уведемо функцію Y, що характеризує вплив величин вихідних ємностей інтеґрального транзистора на його швидкодію

$$Y = \lambda_1 \overline{c}_{01} s_1 + \lambda_2 \overline{c}_{02} s_2, \qquad (13)$$

де s_1, $\overline{c}_{01}$, λ_1 — відповідно площа, питома усереднена бар’єрна ємність колекторного $p-n$ переходу транзистора і відносний коефіцієнт впливу величини цієї ємности на час перезарядки вихідного кола;
s_2, $\overline{c}_{02}$, λ_2 — аналогічні параметри для ємности транзистора на “землю”, наприклад, бар’єрної ємности ізолюючого $p-n$ переходу колектор–підкладка.

Зокрема, при величині опору навантаження в колі колектора, значно більшій за опір области колектора, вплив ємностей колектор–база і колектор–підкладка на час перезарядки вихідного кола приблизно однаковий, тобто $\lambda_1 \approx \lambda_2 = 1$. Для схеми зі спільним колектором, для якої ємність колектор–підкладка некритична, $\lambda_1 = 1$, $\lambda_2 = 0$. У випадку, коли критерієм оптимізації є тільки площа, що займається транзистором, $\lambda_1 = 0$, $\lambda_2 = 1$.

Розглянемо при фіксованому значенні функції Y характер зміни спаду напруги на опорі колектора від кількости емітерних областей і робочого струму. Для наочности приймемо $\overline{c}_{01} \approx \overline{c}_{02}$. Остання рівність питомих ємностей колектор–база і колектор–підкладка в схемі зі спільним емітером характерна для транзисторів з донною ізоляцією $p-n$ переходом і близькими значеннями концентрації в підкладці (КДБ–10, $N_A = 10^{15}$ см$^{-3}$) та в епітаксіяльному шарі колектора (КЭФ–5, $N_D = 10^{15}$ см$^{-3}$). При $\lambda_1 = \lambda_2$ функцію оптимізації зручно задати як $Y' = Y/\overline{c}_0 = S_1 + S_2$, де $\overline{c}_0 = \overline{c}_{01} = \overline{c}_{02}$. Для структури, що розглядається, $S_1 = ab$; $S_2 = (a + 2\text{o}_2)(b + \text{o}_1 + \text{o}_2)$.

На рис. 3 подані результати розрахунку залежности спаду напруги на колекторі від кількости емітерних областей і робочого струму для $Y' = 2 \cdot 10^5$ мкм^2.

Для вихідних даних із [7] і значення струму $I = 50$ мА мінімальний спад напруги забезпечується при $n = 4$, а при $I = 100$ мА — при n=5. Для порівняння на графіку показана також залежність периметра емітера розглянутого типу транзистора. Максимальний периметр забезпечується при $n = 11$.

Поряд з найпростішою структурою на рис. 4 показані й інші конструкції транзисторів, які найчастіше застосовуються. Задачу оптимізації для загального випадку розглянемо як визначення типу конструкції, кількости емітерних областей і геометричних розмірів, які забезпечують для заданого робочого струму мінімальні значення функції Y і спаду напруги $U_{\text{ск}}$.

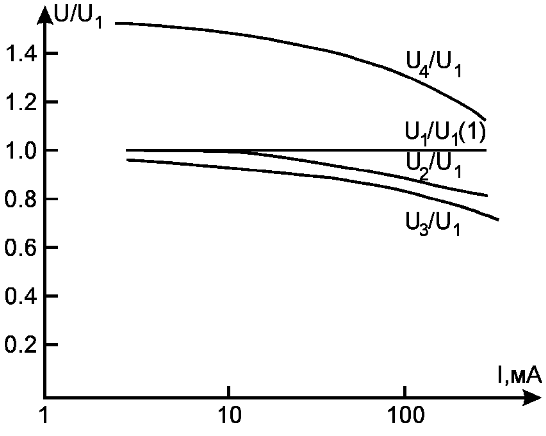
У таблиці 1 подані основні розрахункові формули визначення параметрів, наведених на рис. 4 транзисторних структур.

Блок–схема розрахунку оптимальної геометрії транзистора методом ітерацій подана на рис. 5. При заданих значеннях струму колектора I і функції Y для змінної величини n шукаємо розв'язки трансцендентних залежностей $U_{\text{ск}_i} = f(Y, I, n)$. Розрахунок проводимо для всіх типів конструкцій, а конструкція, для якої напруга $U_{\text{ск}}$ у точці екстремуму $dU_{\text{ск}}/dn = 0$ мінімальна, вважається оптимальною. Якщо величина спаду напруги на опорі колектора не задовольняє вимоги розв'язуваної задачі, то проходить вибір нового значення Y.

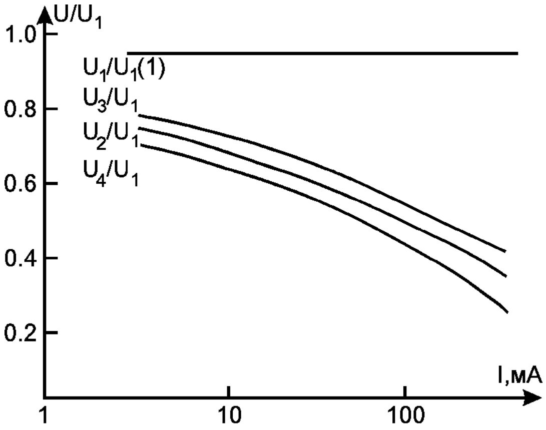
Для оптимальної конструкції проводимо розрахунок довжини емітерних областей та інших геометричних розмірів транзистора.

На завершення зауважимо, що тип оптимальної конструкції в діяпазоні реальних величин струму задається, в основному, тільки значенням функції Y. При цьому струм колектора не є визначальним параметром у виборі конструкції. Так, для типів конструкцій, які розглядаємо, на рис. 6 подані графіки розрахунку залежности нормованих за $U_{\text{ск}_1}$ величин спаду напруг на опорі колектора $U_{\text{ск}_i}$, де $U_{\text{ск}_1}$ — спад напруги на найпростішій конструкції 1 (рис. 4а). Наприклад, у всьому діяпазоні робочих струмів для значення $Y' = 5 \cdot 10^4$ мкм^2 оптимальною є конструкція 3 (рис. 6а), для $Y' = 3 \cdot 10^5$ мкм^2 — конструкція 4 (рис. 6б).

Досліджено режим переходу до омічного квазінасичення в колекторі потужного інтеґрального біполярного транзистора. Розрахункова залежність спаду напруги на розподіленому опорі колектора добре узгоджується з експериментальними значеннями, які визначають перехід транзистора до омічного квазінасичення.



(а)



(б)

Рис. 6. Графіки нормованих функцій $U_{\text{ск}_i}/U_{\text{ск}_1}$: а) $Y' = 5 \cdot 10^4$ мкм^2; б) $Y' = 3 \cdot 10^5$ мкм^2.

Розв'язано задачу оптимізації топології потужного інтеґрального імпульсного транзистора. Подані залежності, які визначають опір інтеґральних транзисторів різноманітних конструкцій. Оптимізація дає змогу провести вибір конструкції і визначити геометричні розміри інтеґральної транзисторної структури, яка характеризується мінімальними значеннями вихідної ємности та опору колектора.

Тип	$U_{\text{ск}}$ $\left(J=\frac{2m\varphi_{\text{т}}c^2}{R_{\text{м}}S_e\cos^2 c}\right)$	Y
1 рис. 4а	$U_1 = J\left(\rho_n W_n \text{к} + R_{s\text{сш}} b\left(\frac{b}{2}+o_3\right)\right)$	$Y=\lambda_1\overline{c}_{01}ab+\lambda_2\overline{c}_{02}(a+2o_2)(b+o_1+o_2)$
2 рис. 4б	$U_2 = J\left(\rho_n W_n \text{к} + R_{s\text{сш}} \frac{b}{2}\left(\frac{b}{4}+o_3\right)\right)$	$Y=\lambda_1\overline{c}_{01}ab+\lambda_2\overline{c}_{02}(a+2o_2)(b+2o_1)$
3 рис. 4в	$U_3 = J\left(\rho_n W_n \text{к} + R_{s\text{сш}} b\left(\frac{b}{2}+o_3\right)\right)$	$Y=2\lambda_1\overline{c}_{01}ab+\lambda_2\overline{c}_{02}(a+2o_2)(2b+o_1+2o_2)$
4 рис. 4г	$U_4 = J\left(\rho_n W_n \text{к} + R_{s\text{сш}} \frac{b}{2}\left(\frac{b}{4}+o_3\right)\right)$	$Y=2\lambda_1\overline{c}_{01}ab+\lambda_2\overline{c}_{02}(a+2o_2)(2b+3o_1)$

Таблиця 1. Розрахункові формули визначення параметрів наведених на рис. 4 транзисторних структур.

[1] В. М. Диковский, В. Л. Аронов, Е. М. Асвадурова и др., Электронная техника. Полупроводниковые приборы вып. 2 (120), 28 (1977).

[2] А. Блихер, *Физика силовых биполярных и полевых транзисторов* (Энергоатомиздат, Ленинград, 1986).

[3] K. J. S. Caves, J. A. Barnes, IEEE Trans. Electron Devices **12**, 84 (1965).

[4] В. А. Сергеев, В. М. Мулев, Электронная техника. Полупроводниковые приборы вып. 1 (144), 6 (1981).

[5] Б. К. Петров, Н. Г. Гвоздевская, Электронная техника. Полупроводниковые приборы вып. 2 (112), 37 (1977).

[6] В. Н. Горемышев, Б. И. Григорьев, Ю. В. Резанов, Электронная техника. Полупроводниковые приборы вып. 1 (186), 51 (1987).

[7] Р. Л. Голяка, Л. М. Смеркло, Вопросы радиоэлектроники. Общие вопросы радиоэлектроники вып. 22, 42 (1991).

THE MODEL AND OPTIMISATION OF STRUCTURE OF POWER INTEGRATED PULSE TRANSISTOR

L. M. Smerklo

Lviv Radio Engineering Research Institute
Microelectronics division
7 Naukova Str., Lviv, UA–290060, Ukraine

A model describing the mode of transition to the ohm quasi–saturation in the collector of power integrated bipolar transistors the special features of which is the irregularity of distributed resistance of the collector part, is proposed. The questions of optimisation of topology of power integrated pulse transistors that work in the mode of great relative pulse duration of short pulses with insignificant heat release are considered. The optimisation allows to make a choice of the construction and determine the geometrical dimensions of integrated transistor structure which is characterized by the minimum values of output capacity and resistance of the collector.